

**INSTITUTO SUPERIOR DE ENGENHARIA DE LISBOA**  
**ÁREA DEPARTAMENTAL DE ENGENHARIA DE ELECTRÓNICA E TELECOMUNICAÇÕES E DE COMPUTADORES**  
**Lógica e Sistemas Digitais**  
**2º Teste - (9 / Feb / 2017)**

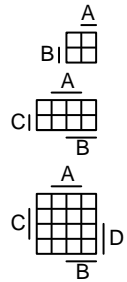
- [1] Utilizando a transformação algébrica comprove a igualdade.

$$A + \overline{B} \cdot C = A \cdot (B \oplus \overline{B} \cdot \overline{C}) + A \cdot \overline{B} \cdot \overline{C} + (\overline{A} \cdot \overline{B} + B) \cdot (\overline{B} \cdot C + A)$$

- [2] Utilizando mapas de Karnaugh, e sem realizar nenhuma transformação algébrica, obtenha uma expressão simplificada da função G na forma OR-AND, considerando que o valor da variável dependente G não está definido para a combinação  $A \cdot \overline{C} \cdot \overline{D}$  (*don't care*). Indique que valor toma a função G obtida, no termo  $A \cdot B \cdot \overline{C} \cdot \overline{D}$ .

Nota: desenhe os mapas de Karnaugh com a distribuição sugerida na figura ao lado.

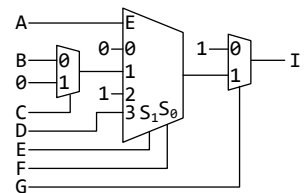
$$G = (\overline{C} \cdot \overline{D} + A \cdot \overline{B}) \cdot \overline{A} \cdot \overline{B} + \overline{C} \cdot \overline{D} \oplus \overline{D} \cdot (A \cdot B + C)$$



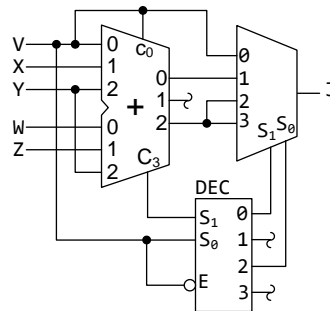
- [3] Utilizando portas lógicas, desenhe o diagrama lógico que melhor corresponde a esta forma de H. Não dispõe das variáveis na forma complementar.

$$H = \overline{A \cdot B \cdot C} + \overline{A \oplus C} + \overline{A \cdot C \cdot D}$$

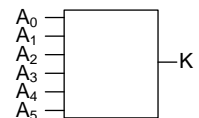
- [4] Dado o circuito da figura, escreva uma expressão de I na notação convencional da álgebra de Boole e em linguagem CUPL.



- [5] Dado o circuito da figura, obtenha uma expressão para a saída J. Justifique a resposta.



- [6] a) Utilizando um somador completo de operandos de 8 bits (e lógica discreta, se necessária), implemente o circuito da figura que activa a saída K quando  $A < 10$ , entendido A como número natural.



- b) Admita que numa ALU, estando seleccionada a operação  $R = A - B$ , o bit mais significativo do resultado apresentou valor “um” e o indicador de OV ficou activo. Diga justificando:
- qual o valor do bit mais significativo de cada um dos operandos A e B;
  - qual dos operandos é menor, se entendidos em código dos complementos;
  - qual dos operandos é menor, se entendidos em código binário natural indicando também o valor de *borrow*.
- c) Complete os campos da tabela, assumindo que numa ALU de 5 bits está seleccionada a operação  $R = A - B - \text{CyBwi}$ . Justifique sucintamente os cálculos efectuados e o significado dos valores dos vários indicadores.

		R	A	B	CyBwi	CyBwo	Ov	Z
Base 2		01111	01010		1			
Base 10	natural						—	
	relativo					—		

Continua no verso →

- [7] Dada a seguinte descrição em CUPL de uma máquina de estados:

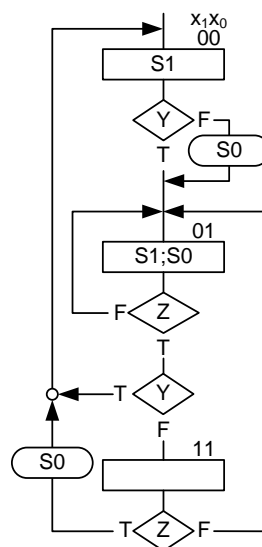
```
X0.AR = 'b'0;
X0.SP = 'b'0;
X0.CK = MCLK;
```

```
Sequence [X0] {
  Present 0
    out Y,W;
    if !A next 1;
    if A next 0
  Present 1
    if A & B out W;
    if (A$B) next 1;
    default next 0
}
```

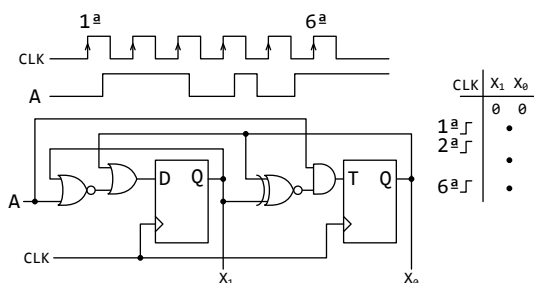
- a) Desenhe o ASM-chart correspondente.
- b) Utilizando um *flip-flop* tipo T e lógica discreta, desenhe o diagrama lógico que implementa esta máquina.

- [8] Dada a máquina de estados descrita pelo ASM-chart da figura (sendo irrelevante o seu comportamento no estado “10”):

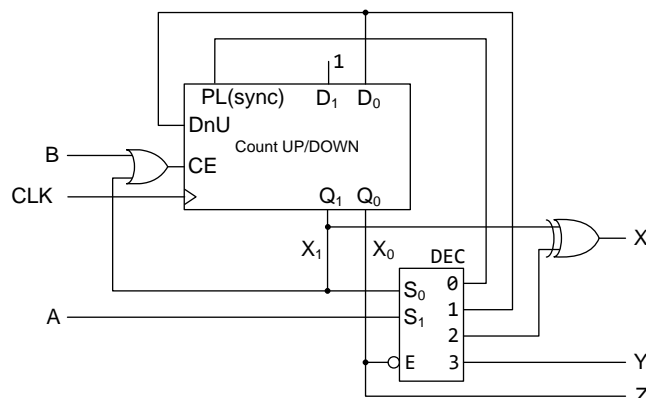
- a) Obtenha as funções de saída e de geração do estado seguinte, utilizando para memória de estado *flip-flops* do tipo D.
- b) Escreva em CUPL na forma *sequence/present*.



- [9] Dado o circuito da figura e o diagrama temporal dos sinais CLK e A, diga qual a sequência de estados ao longo das seis transições ascendentes do sinal CLK.



- [10] Desenhe o ASM-chart correspondente ao circuito da figura, tendo “00” como estado inicial. A entrada CE (*Count Enable*) só tem influência sobre a contagem. O sinal DnU quando a 1, determina contagem decrescente.



Questão	1	2	3	4	5	6a	6b	6c	7a	7b	8a	8b	9	10
Classificação	1,5	1,5	1	1,5	1,5	1,5	1,5	1,5	1	1,5	1,5	1,5	1,5	1,5